

PATENT ABSTRACTS OF JAPAN

(11) Publication number :

2000-013390

(43) Date of publication of application : 14. 01. 2000

(51) Int. CI.

H04L 12/28
H04Q 3/00

(21) Application number : 10-176965

(71) Applicant : NEC CORP

(22) Date of filing : 24. 06. 1998

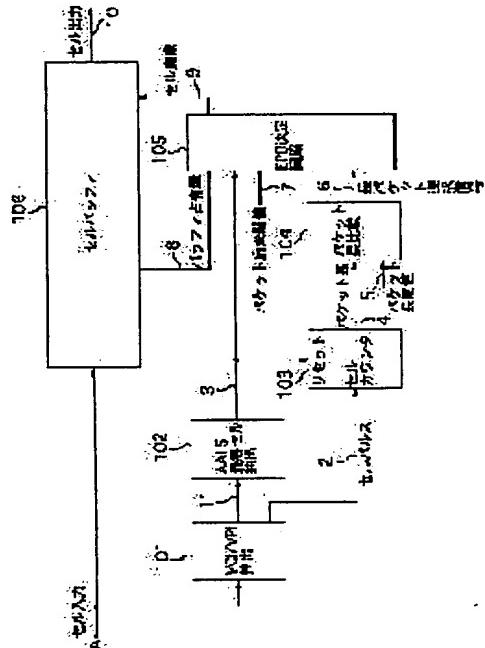
(72) Inventor : YASUDA TORU

(54) ATM SWITCH DEVICE AND PACKET ABORT METHOD

(57) Abstract:

PROBLEM TO BE SOLVED: To improve utilizing efficiency of a network by aborting a packet only in the case of minimum necessity.

SOLUTION: A VCI/VPI extract circuit 101 receiving a cell provides an output of a cell pulse 2 to a cell counter 103 and a selection VCI/VPI cell 11 to an ATM adoption layer AAL 5 final cell extract circuit 102. The cell counter 103 supplies a count result to a packet length comparator circuit 104 as a packet length signal 4. The packet length comparator circuit 104 compares the packet length signal 4 with a packet length threshold signal 5 and gives the result to an early packet discard EPD decision circuit 105. A packet head position signal 3 outputted from the AAL 5 final cell extract circuit 102 is given to the EPD decision circuit 105. A cell buffer 106 outputs a buffer occupancy amount signal 8 to the EPD decision circuit 105 and outputs a cell output 10 from an output terminal. The EPD decision circuit 105 generates a cell abort signal 9 from a packet abort threshold signal 7, a long packet selection signal 6 and a buffer occupancy signal 8 and gives the signal 9 to the cell buffer 106.



LEGAL STATUS

[Date of request for examination] 24. 06. 1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3045145
[Date of registration] 17.03.2000
[Number of appeal against examiner's
decision of rejection]
[Date of requesting appeal against
examiner's decision of rejection]
[Date of extinction of right] 17.03.2003

Copyright (C) ; 1998, 2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-13390

(P2000-13390A)

(43) 公開日 平成12年1月14日 (2000.1.14)

(51) Int.Cl.
H 04 L 12/28
H 04 Q 3/00

識別記号

F I
H 04 L 11/20
H 04 Q 3/00

マーク (参考)
G 5 K 0 3 0

審査請求 有 請求項の数12 OL (全 7 頁)

(21) 出願番号

特願平10-176965

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22) 出願日 平成10年6月24日 (1998.6.24)

(72) 発明者 安田 透

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100082985

弁理士 京本 直樹 (外2名)

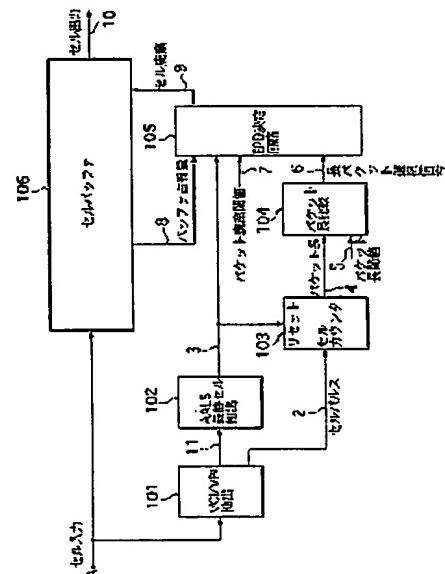
F ターム (参考) EK030 GA08 HA10 HB00 BB14 KX11
LC09 LC18 MB11 MB15

(54) 【発明の名称】 ATMスイッチ装置及びパケット廃棄方法

(57) 【要約】

【課題】 必要最小限の場合にのみパケットを廃棄し、ネットワークの使用効率の向上が可能なATMスイッチ装置及びセル廃棄方法を提供する。

【解決手段】 セル入力を受けたVCI/VPI抽出回路はセルパルスをセルカウンタに、選択VCI/VPIセルをAAL5最終セル抽出回路に出力する。セルカウンタは計数結果をパケット長信号としてパケット長比較回路に供給する。パケット長信号とパケット長閾値信号はパケット長比較回路で比較され、その結果が長パケット選択信号としてEPD決定回路に入力される。AAL5最終セル抽出回路出力のパケット先頭位置信号はEPD決定回路に入力される。セルバッファはバッファ占有信号をEPD決定回路に、セル出力を出力端子から出力する。EPD決定回路はパケット廃棄閾値信号、長パケット選択信号、バッファ占有信号からセル廃棄信号を生成し、セルバッファに入力する。



【特許請求の範囲】

【請求項1】 パケット単位で入力されるセルをスイッチングするATMスイッチ装置であって、前記ATMスイッチ装置は、前記セルを格納し、格納されているセルの個数をバッファ占有量信号として出し、外部から入力されるセル廃棄信号に従って格納されているセルを消去するセルバッファと、前記パケットを構成する前記セルの個数を計数し、その結果を予め定められたパケット長閾値と比較し、その結果、前記パケット長閾値よりも前記パケット長信号の方が小さく、かつ前記バッファ占有量信号が予め定められたパケット廃棄閾値信号より大きい場合に、前記パケットを構成する前記セルを前記セルバッファから消去するための前記セル廃棄信号を出力するセル廃棄信号発生回路とを備えていることを特徴とするATMスイッチ装置。

【請求項2】 パケット単位で入力されるセルをスイッチングするATMスイッチ装置であって、前記ATMスイッチ装置は、前記セルを格納し、格納されているセルの個数をバッファ占有量信号として出し、外部から入力されるセル廃棄信号に従って格納されているセルを消去するセルバッファと、前記パケットを構成する前記セルの個数を計数し、計数結果をパケット長信号として出力するセルカウンタと、前記パケット長信号を予め定められたパケット長閾値と比較し、その結果を長パケット選択信号として出力するパケット長比較回路と、

前記パケットの先頭の位置を示すパケット先頭位置信号を出力する最終セル抽出回路と、前記長パケット信号が前記パケット長閾値よりも前記パケット長信号の方が小さいことを示し、かつ前記バッファ占有量信号が予め定められたパケット廃棄閾値信号より大きい場合に、前記パケットを構成する前記セルを前記セルバッファから消去するための前記セル廃棄信号を出力するイー・ビー・ディー決定回路とを備えていることを特徴とするATMスイッチ装置。

【請求項3】 請求項2記載のATMスイッチ装置であって、前記イー・ビー・ディー決定回路は、前記バッファ占有量信号が、前記セルバッファの残存空疊が零であることを示す場合にも前記セル廃棄信号を出力することを特徴とするATMスイッチ装置。

【請求項4】 請求項2又は請求項3のいずれかの請求項に記載されたATMスイッチ装置であって、前記イー・ビー・ディー決定回路は、前記先頭セルが到来した時点で、前記バッファ占有量信号が前記パケット廃棄閾値信号より大きい場合にも前記セル廃棄信号を出力することを特徴とするATMスイッチ装置。

【請求項5】 請求項2乃至請求項4のいずれかの請求

項に記載されたATMスイッチ装置であって、前記ATMスイッチ装置はさらに、

前記セルが入力されて、該セルのうち予め定められた属性を有する選択セルを出力して前記最終セル抽出回路に供給し、さらに該選択セルが到来する毎にセルバスを出力して前記セルカウンタに供給する、バーチャル・チャネル・アイデンティフィア/バーチャル・バス・アイデンティフィア(以下、VCI/VPIと称する)抽出回路を備えていることを特徴とするATMスイッチ装置。

【請求項6】 請求項5記載のATMスイッチ装置であって、前記予め定められた属性を有する選択セルが、予め定められたVCI/VPIを有する選択VCI/VPIセルであることを特徴とするATMスイッチ装置。

【請求項7】 セルバッファに格納するパケットの廃棄を制御するパケット廃棄方法であって、入力されるパケットに含まれるセルの数を計数する計数工程と、

前記セル数が所定のパケット長より小さく、かつ前記セルバッファの占有量が前記セルバッファの容量により定められるパケット廃棄閾値より大きい場合に前記パケットの廃棄を行う廃棄工程とを含むことを特徴とするパケット廃棄方法。

【請求項8】 請求項7記載のパケット廃棄方法であって、前記廃棄工程は、前記セルバッファの残存容量が零となった場合にも、前記パケットの廃棄を行うことを特徴とするパケット廃棄方法。

【請求項9】 請求項7又は請求項8のいずれかの請求項に記載されたパケット廃棄方法であって、前記廃棄工程は、前記パケットの先頭に位置する前記セルが到来した時点で、前記セルバッファの占有量が前記パケット廃棄閾値より大きい場合にも、前記パケットの廃棄を行うことを特徴とするパケット廃棄方法。

【請求項10】 請求項7乃至請求項9のいずれかの請求項に記載されたパケット廃棄方法であって、前記計数工程及び廃棄工程は、前記パケットを構成する前記セルであって、予め定められた属性を有するものに対して行うことを特徴とするパケット廃棄方法。

【請求項11】 請求項10記載のパケット廃棄方法であって、前記予め定められた属性は、前記セルに付与されたVCI/VPIであることを特徴とするパケット廃棄方法。

【請求項12】 請求項7乃至請求項9のいずれかの請求項に記載されたパケット廃棄方法であって、前記計数工程及び廃棄工程は、前記パケットを構成する各セルに付与されたVCI/VPI毎に行うことを特徴とするパケット廃棄方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はバッファメモリに蓄

えられたセルの廃棄制御方式に關し、特にATM (Asynchronous Transfer Mode: 非同期転送モード) ネットワークにおいて用いられるATMスイッチ内のセルバッファに対するセル廃棄方式に関する。

【0002】

【従来の技術】 ATMネットワークの輻輳制御方式として、従来からAAL (ATM Adoption Layer) Type5のパケットを対象としたEPD (Early Packet Discard) とよばれる方式が知られている。

【0003】 EPDとは、交換ノードのバッファに対して、セル格納を許可する上限である閾値を予め定めておき、バッファ内に格納されたセル数が、この閾値を超えた場合に次に到来するパケットでバッファがあふれてセルの廃棄が起こると予想し、その後パケットの先頭に位置するセルが到着したら当該パケットを構成する全てのセルをバッファに取り込むことなく廃棄する、というものである。すなわち、この方法では、交換ノードのバッファ内のセル数が上記閾値を下回っていた場合にのみ、その後に到着するパケットについては全てのセルをバッファ内に取り込む。

【0004】 このようなEPDを行うことにより、バッファをあふれさせるセルを含むパケットを一体として積極的に廃棄することにより、他のパケットについては全てのセルの廃棄を防ぐことができる。

【0005】

【発明が解決しようとする課題】 上述した従来のセル廃棄方式においては、ATMスイッチが一段だけの場合は無駄な帯域リソースを使う必要がなくなり、効率的にネットワークを使用できる。

【0006】しかし、ATMスイッチを多段に接続した場合、途中の段で初めてパケット廃棄が発生すると、その直前の段までの帯域リソースは全く無駄になってしまうことになる。廃棄された1パケットが多くのセルから構成された長大なパケットである場合には特に無駄が大きく、ネットワークに与える影響が大きい。

【0007】本発明の目的は、上記の課題を解決し、長パケットの廃棄をできるだけ防止し、ネットワーク全体として効率的な帯域の使用を可能とするセル廃棄方式を提供することにある。

【0008】

【課題を解決するための手段】 上記の目的を達成するため、本発明のATMスイッチ装置では、入力されるセルを格納し、格納されているセルの個数をバッファ占有量信号として出力し、外部から入力されるセル廃棄信号に従って格納されているセルを消去するセルバッファと、前記パケットを構成する前記セルの個数を計数し、その結果を予め定められたパケット長閾値と比較し、その結果、前記パケット長閾値よりも前記パケット長信号の方

が小さく、かつ前記バッファ占有量信号が予め定められたパケット廃棄閾値信号より大きい場合に、前記パケットを構成する前記セルを前記セルバッファから消去するための前記セル廃棄信号を出力するセル廃棄信号発生回路とを備えている。

【0009】また、本発明のATMスイッチ装置は、入力されるセルを格納し、格納されているセルの個数をバッファ占有量信号として出力し、外部から入力されるセル廃棄信号に従って格納されているセルを消去するセルバッファと、前記パケットを構成する前記セルの個数を計数し、計数結果をパケット長信号として出力するセルカウンタと、前記パケット長信号を予め定められたパケット長閾値と比較し、その結果を長パケット選択信号として出力するパケット長比較回路と、前記パケットの先頭の位置を示すパケット先頭位置信号を出力する最終セル抽出回路と、前記バッファ占有量信号、前記長パケット選択信号、前記パケット先頭位置信号、及び、予め定められたパケット廃棄閾値信号が入力され、前記長パケット信号が前記パケット長閾値よりも前記パケット長信号の方が小さいことを示し、かつ前記バッファ占有量信号が前記パケット廃棄閾値信号より大きい場合に、前記パケットを構成する前記セルを前記セルバッファから消去するためのセル廃棄信号を出力するイー・ビー・ディー決定回路とを備えた構成としてもよい。

【0010】また、上記ATMスイッチ装置を構成する前記イー・ビー・ディー決定回路は、前記バッファ占有量信号が、前記セルバッファの残存容量が零であることを示す場合にも前記セル廃棄信号を出力するように構成してもよい。

【0011】さらに、上記ATMスイッチ装置を構成する前記イー・ビー・ディー決定回路は、前記先頭セルが到来した時点で、前記バッファ占有量信号が前記パケット廃棄閾値信号より大きい場合にも前記セル廃棄信号を出力するように構成してもよい。

【0012】さらに、本発明のATMスイッチ装置は、上記構成に加え、前記セルが入力されて、該セルのうち予め定められた属性を有する選択セルを出力して前記最終セル抽出回路に供給し、さらに該選択セルが到来する毎にセルパルスを出力して前記セルカウンタに供給するVCI/VPI抽出回路を備えていてもよい。

【0013】また、前記予め定められた属性を有する選択セルは、予め定められたVCI/VPIを有する選択VCI/VPIセルであってもよい。

【0014】また、本発明によるセル廃棄方法は、入力されるパケットに含まれるセルの数を計数する計数工程と、前記セル数が所定のパケット長より小さく、かつ前記セルバッファの占有量が前記セルバッファの容量により定められるパケット廃棄閾値より大きい場合に、前記パケットの廃棄を行う廃棄工程とを含んでいる。

【0015】さらに、上記のパケット廃棄方法を構成す

る。前記廃棄工程は、前記セルバッファの残存容量が零となつた場合にも、前記パケットの廃棄を行うこととしてもよい。

【0016】さらに、上記のパケット廃棄方法を構成する。前記廃棄工程は、前記パケットの先頭に位置する前記セルが到来した時点で、前記セルバッファの占有量が前記パケット廃棄閾値より大きい場合にも、前記パケットの廃棄を行うこととしてもよい。

【0017】また、前記計数工程及び廃棄工程は、前記パケットを構成する前記セルであつて、予め定められた属性を有するものに対して行ってもよく、さらに、前記予め定められた属性は、前記セルに付与されたVCI/VPIであつてもよい。

【0018】さらに、前記計数工程及び廃棄工程は、前記パケットを構成する各セルに付与されたVCI/VPI毎に行ってもよい。

【0019】上述したように、本発明においては、格納中の当該パケットの長さを監視している。その上で、セルバッファに格納されたセルの廃棄を行うに際しては、セルバッファの占有量の閾値を超過した場合であつても、セルバッファがオーバーフローするに至らず、しかも当該パケットの残りの未格納セル数が僅少であることが判明した場合には、未格納セルを全て収納することとしている。このような構成を採用したことにより、セルバッファの容量から見てぎりぎり収納可能なパケットが廃棄されることを防ぐことが可能となり、帯域の効率的な使用が可能となる。

【0020】

【発明の実施の形態】本発明のセル廃棄方式につき、図面を参照して以下に詳細に説明する。

【0021】図1は本発明の実施例によるATMスイッチの構成図である。本実施例においては、セルバッファは物理的には106で示されるもの1つのみであるが、論理的にはセルバッファがVCI/VPI毎に個別に存在し、異なるVCI/VPIはそのセルバッファには書き込まれることはないものとする。また、パケット廃棄のサービスを予め定められたVCI/VPI毎に実施することを想定している。

【0022】本実施例によるATMスイッチは、VCI/VPI抽出回路101、セルバッファ106、AAL5最終セル抽出回路102、セルカウンタ103、パケット長比較回路104、EPD決定回路105から構成される。

【0023】セルバッファ2を計数するセルカウンタ103からはパケット長信号4が出力され、パケット長比較回路104に入力される。パケット長比較回路104にはパケット長閾値信号5が入力され、パケット長信号4と比較される。パケット長比較回路104からは比較結果である長パケット選択信号6が出力され、EPD決定回路105に入力される。AAL5最終セル抽出回路101

02からはパケット先頭位置信号8が出力され、EPD決定回路105に入力される。セルバッファ6からはバッファ占有量8とセル出力1りが出力され、バッファ占有量8はEPD決定回路105に入力され、セル出力10は出力端子Bから出力される。パケット廃棄回路信号7がEPD決定回路105に入力される。EPD決定回路105からはセル廃棄信号9が出力され、セルバッファ106に入力される。

【0024】以下、本実施例の動作につき説明する。図3は、本実施例の動作を示すタイミングチャートである。なお、本実施例では、セルバッファ106の容量を256セル、パケット長閾値を250とする。また、図3においては、VCI/VPI=1/1及びVCI/VPI=2/1の2つの場合についての動作を示す。このうち、VCI/VPI=1/1では、本発明によるセル廃棄を行い、VCI/VPI=2/1では、従来技術であるEPDを行う。VCI/VPI値と当該パケット中のセル番号は、図3中、各セルの中に例えば「1/1-1」のように示す。この例では、VCI/VPI=1/1であって、当該パケット中1番目のセルであることを示す。また、図3中、「1/1-⑦」のように、丸印を付した数字7は、当該VCI/VPI=1/1に対するパケットの最終セルであることを表す。

【0025】図1において入力端子Aから入力されたセル入力信号1は、VCI/VPI抽出回路101とセルバッファ106に入力される。

【0026】このうち、VCI/VPI抽出回路101からは、セルバス2及び選択VCI/VPIセル11が出力され、選択VCI/VPIセル11はAAL5最終セル抽出回路102に、セルバス2はセルカウンタ103に、それぞれ入力される。選択VCI/VPIセル11は、予め定められたVCI/VPIのセルである。

【0027】AAL5最終セル抽出回路102では、入力される選択VCI/VPIセル11から、AAL Type5のパケットの最終セルを抽出し、パケット最終セルの次に来るセルをAAL Type5のパケット先頭セルと判断し、この位置を示す信号をパケット先頭位置信号3として出力する。AAL Type5のパケットは、最後にのみトレーラなる特殊なセルが配置される構成を有している。トレーラであるかどうかは、セルのCLPビットの極性により判別できる。従って、セルのCLPビットを監視することにより、パケットの最終セルを抽出できる。最終セルに引き続く次のセルがパケットの先頭セルである。

【0028】セルカウンタ103では、AAL Type5のセルバス2を計数することにより、パケットの長さを検知し、パケット長信号4としてパケット長比較回路104に出力する。なお、セルカウンタ103は、パケット先頭位置信号3の立ち上がり部分にてリセット

される。

【0029】パケット長比較回路104は入力されたパケット長信号4とパケット長閾値信号5とを比較し、パケット長信号4がパケット長閾値以上とのときに入力されたパケットが長パケットであると判断し、長パケット選択信号6を出力する。例えば、IPパケットをAAL Type5パケット化した場合、AAL Type5としての最大パケット長は32セルになるため、32セルより2だけ少ない30セルをパケット長閾値5とする。パケット長が30セル以上のパケットを長パケットと判断して、長パケット選択信号6を出力する。

【0030】セルバッファ106は、入力されたセル入力信号を、自らの記憶領域内に書き込み、VCI/VPIあるいは複数のVCI/VPIのグループに割り当てられた帯域にしたがって読み出す。ここで、入力セルの帯域より割り当てられた帯域が小さければセルバッファ106内にはセルが滞留する。このとき、滞留量がセルバッファの空量を越えれば、バッファはオーバーフローを起こし、セルは廃棄される。本実施例では、バッファの滞留に対処するため、EPDを用いる。EPDは、このような場合に、パケットを構成するセル単位で廃棄するかわりにパケット毎まとめて廃棄する方法の1つである。EPDはセルバッファ106のバッファ占有量8を監視してバッファ占有量8がパケット廃棄閾値以上になった時にセルバッファ内に書き込まれている最後のAAL Type5のパケットを先頭（パケット先頭位置信号3により指定された位置）から廃棄し、パケット廃棄閾値以上となった以後に入力されるそのAAL Type5のパケットのセルのセルバッファへの書き込みを次のパケットの先頭セルの位置を指示すパケット先頭位置信号3が入力されるまで停止することで実現する。

【0031】本実施例のVCI/VPI=1/1の場合においては、EPDを行なうか否かの判断に、さらに長パケット選択信号6をも用いている。バッファ占有量信号8がパケット廃棄閾値信号7が示すパケット廃棄閾値以上となる時にその廃棄するパケットがどこまで書き込まれているかの判断に、この長パケット選択信号6を使用する。従来は、バッファ占有量信号8がパケット廃棄閾値になった段階で、直ちにEPDを実施していたが、本実施例においては、そのパケット長がパケット長閾値信号5以上になっている場合はそのパケットの残り（最終セルまでのセル数）はもう少ないと判断し、そのパケットではEPDを実施しないこととしている。

【0032】例えば、バッファ占有量信号8がパケット廃棄閾値（250）になったときにそのパケットの先頭からのセル数が31セルであった場合、IPパケットをAAL Type5パケット化した場合、AAL Type5としての最大パケット長は32セルになる。このため、異常あるいはIP以外のパケットをAAL Type5のパケット化している以外は、このパケットは残

19

り1セルしかないと判断される。このとき、従来ならEPDの実施に踏み切るところであるが、パケットの残りのセルを収納するほどには、まだバッファ106に余裕があることが、バッファ占有量信号8、パケット長信号4からわかるため、廃棄することを見送る。さらに、そのセル以降のセルもセルバッファ106に書き込み、セルバッファ106内に残っているそのパケットの先頭セルからの部分も廃棄しない。もし、本当のバッファオーバーフローを起こしたらEPDあるいはセル廃棄をおこなう。以上の制御はEPD決定回路105において行う。図2はセルバッファ106の構成図であり、バッファオーバーフローとパケット廃棄閾値7の配置を示す。

【0033】以上の動作により、セルバッファ106に書き込み済みの長パケットのEPDの発生を抑制する。

【0034】

【発明の効果】以上説明したように、本発明のセル廃棄方式においては、格納中の当該パケットの長さを監視し、その結果判明する当該パケットの未格納セル数をセル廃棄の判断材料として用いている。セルバッファに格納されたセルの廃棄を行なうに際しては、従来技術で判断材料として用いられてきたセルバッファの占有量の閾値を超過した場合であっても、セルバッファがオーバーフローする寧ろに至らず、しかも当該パケットが比較的長大で、しかも残りの未格納セル数が僅少であることが判明した場合には、未格納セルを全て収納することをしている。このような構成を採用したことにより、セルバッファの空置から見てぎりぎり取納可能でありしかもセル数の大きいパケットが廃棄されることを防ぐことが可能となる。これに伴い、特にスイッチを多段接続したときのネットワークの帯域の効率的な使用が可能となる。

【図面の簡単な説明】

【図1】 本発明の実施例を示す構成図である。

【図2】 本発明の実施例におけるセルバッファの構成を示す図である。

【図3】 本発明の実施例の動作を表すタイミングチャートである。

【符号の説明】

- | | |
|-----|--------------|
| 1 | セル入力 |
| 2 | セルバ尔斯 |
| 3 | パケット先頭位置信号 |
| 4 | パケット長信号 |
| 5 | パケット長閾値信号 |
| 6 | 長パケット選択信号 |
| 7 | パケット廃棄閾値信号 |
| 8 | バッファ占有量信号 |
| 9 | セル廃棄信号 |
| 10 | セル出力 |
| 11 | 選択VCI/VPIセル |
| 101 | VCI/VPI抽出回路 |
| 102 | AAL5最終セル抽出回路 |

40

50

(6)

特開2000-13390

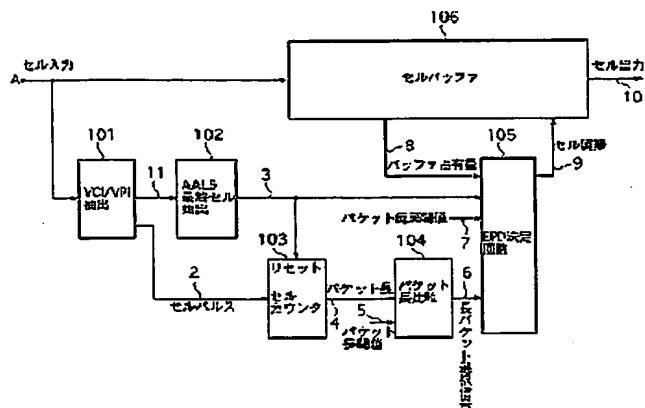
9

10

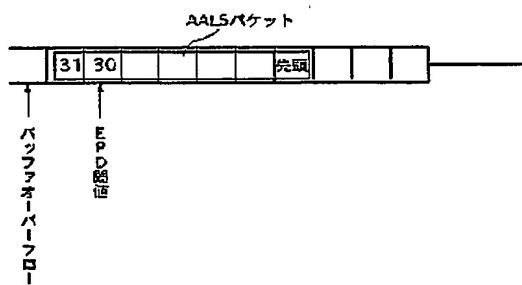
103 セルカウンタ
104 パケット長比較回路

* 105 E P D決定回路
* 106 セルバッファ

【図1】



【図2】



(7)

特開2000-13390

[3]

